

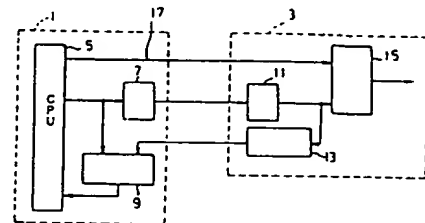
(54) ERROR CONTROL SYSTEM FOR DATA COMMUNICATION

(11) 3-74946 (A) (43) 29.3.1991 (19) JP
 (21) Appl. No. 64-210036 (22) 16.8.1989
 (71) TOSHIBA CORP (72) TAKASHI MORIWAKE
 (51) Int. Cl.⁵ H04L1/12

BEST AVAILABLE COPY

PURPOSE: To miniaturize an equipment and to select freely an error correction method by comparing an error detection code generated at a reception side and sent to a transmission side with an error detection code generated from an original data at the transmission side to discriminate the presence of an error.

CONSTITUTION: A CPU 5 of a transmitter 1 sends a parallel data to the receiver 11 of a receiver 3 via a driver 7 and inputs the data to a parity checking circuit 9, which generates an error detection code. The receiver 3 latches the output of a receiver 11 at a latch 15, inputs the output to a parity generator 13, which generates an error detection code and sends the code to the parity checking circuit 9 at the transmission side. When the error detection signals generated by the transmission side and the reception side are coincident with each other, the CPU 5 sends a data strobe signal 17 and fetches the parallel data to the reception side. When they are discordant with each other, the CPU 5 selects the processing as to whether the data is retransmitted or the transmission is stopped. Thus, the equipment is miniaturized, the cost is reduced and the error correction means is selected flexibly.



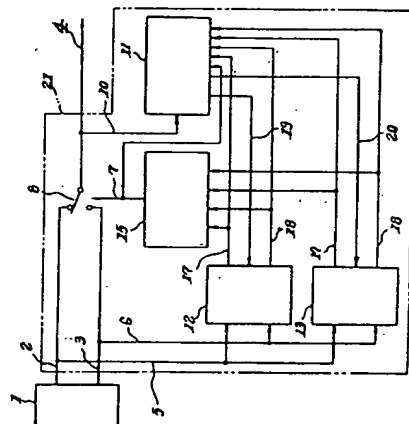
13: parity generator

(54) METHOD AND EQUIPMENT FOR SELECTING NORMAL RELAY LINE IN DUPLEX RELAY LINE

(11) 3-74947 (A) (43) 29.3.1991 (19) JP
 (21) Appl. No. 64-212103 (22) 16.8.1989
 (71) KOKUSAI ELECTRIC CO LTD (72) MITSUHIRO OKADA
 (51) Int. Cl.⁵ H04L1/22, H04B1/74, H04L29/14

PURPOSE: To easily improve the reliability by using two control circuits to monitor a duplexed relay line, monitoring a line decided to be a normal line and selected by a main control circuit and allowing the two control circuits to apply redecision in the case of abnormality.

CONSTITUTION: The output signal of a host computer 1 is outputted to 1st and 2nd relay line 2, 3. The 1st and 2nd relay lines 2, 3 monitor 1st and 2nd control circuits 12, 13 and the control circuits 12, 13 output normality deciding output signals 17, 18 of the relay lines 2, 3 when the lines are decided to be normal and input the signals to an input selection discriminator 15 and a main control circuit 11. The input selection discriminator 15 inputs a signal 7 selecting the relay line decided to be normal to a selection switch 8 and the main control circuit 11 to output the signal to a relay output line 4. The main control circuit 11 monitors the relay output line 4 and sends the reset signals 19, 20 when the abnormality is decided to allow the control circuits 12, 13 to apply redecision.



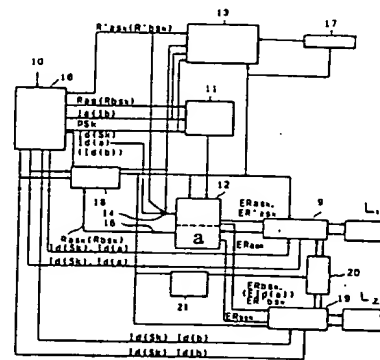
5: monitoring line for 1st relay line. 6: monitoring line for 2nd relay line. 21: data repeater. 10: relay output monitoring line

(54) SYSTEM AND EQUIPMENT FOR RELAYING CONFIDENTIAL COMMUNICATION

(11) 3-74948 (A) (43) 29.3.1991 (19) JP
 (21) Appl. No. 64-210179 (22) 16.8.1989
 (71) KOKUSAI DENSHIN DENWA CO LTD <KDD>
 (72) YOTARO HACHITSUKA(1)
 (51) Int. Cl.⁵ H04L9/06, H04K1/00, H04L9/14

PURPOSE: To prevent interception by using 1st and 2nd cryptographic keys to access a caller station and a called station with a base station separately and allowing the base station to connect the caller station and the called station when verification is confirmed, thereby setting a 3rd cryptographic key between both stations.

CONSTITUTION: A caller slave station (not shown) requests access to an access management information storage section 16 of a base station via a transmission line L₁. A cryptographic coding section 12 fetches a random number from a specific random number generator 13 from a terminal 14 and sends a signal subjected to cryptographic processing to the transmission line L₁ to attain the cryptographic processing with the caller slave station. Then the base station applies similar cryptographic processing with the called slave station requested by the caller slave station, sends the resulting signal to a transmission line L₂ to apply the cryptographic processing. The transmission lines L₁, L₂ are connected by a switch 20. Then the caller slave station and the called slave station generate a new cryptographic key to use a random number table inherent to the slave station. Thus, the interception of the communication between slave stations is prevented by the base station.



10: access control input terminal. 17: random number generator. 18: access reception discriminator. 21: switch control circuit. 9, 19: communication control circuit. 20: switch. a: decoder

JP 3-74946

In addition, there is a return-comparing system, in which data received by a reception apparatus is returned to a transmission apparatus as it is, and then the returned data is compared with original data in the transmission apparatus, thereby performing detection of an error.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-74946

⑬ Int.Cl.⁹

H 04 L 1/12

識別記号

庁内整理番号

8732-5K

⑭ 公開 平成3年(1991)3月29日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 データ通信における誤り制御方式

⑯ 特 願 平1-210036

⑰ 出 願 平1(1989)8月16日

⑱ 発 明 者 森 分 孝 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 三 好 秀 和 外1名

明 細 書

1. 発明の名称

データ通信における誤り制御方式

2. 特許請求の範囲

送信装置からの送信データに基づき誤り検出符号を作成する誤り検出符号作成手段と、

この誤り検出符号作成手段によって作成された誤り検出符号を送信装置へ返送する返送手段とを受信装置に設けるとともに、

前記送信データの元データに基づき誤り検出符号を作成する符号作成手段と、

この符号作成手段によって作成された誤り検出符号と、前記返送手段によって返送された誤り検出符号とを照合して等しいか否かを判定する照合判定手段と、

この照合判定手段によって等しいと判定された場合、前記受信装置に対して前記送信データを取り込むよう指示する指示手段とを送信装置に設けたことを特徴とするデータ通信における誤り制御方式。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

この発明は、送信装置より受信装置へ送信されるデータの誤り検出を制御するデータ通信における誤り制御方式に関する。

(従来技術)

データ通信を行う際、送信されるデータに誤りが含まれているか否かの検出を、受信装置あるいは送信装置において行っている。

従来、この誤り検出の制御方式には、送信装置より同一データを連送し、受信装置においてこのデータの誤りを検出する連送方式があった。

また、受信装置が受信したデータをそのまま送信装置へ返送し、送信装置においてこの返送されたデータと元のデータとを照合して誤りを検出する返送照合方式があった。

さらに、送信装置においてパリティチェック符号やCRC(巡回冗長チェック)符号などの誤り検出符号を予めデータに付加して送信し、受信装

置においてこの符号を基に誤りを検出する符号検出方式があった。

そして、このような誤り検出制御によって誤りが検出された場合には、その後の処理としてデータの再送や送信の中止などいくつかある処理方法のうち一定の方法のみを行うように定められている。

(発明が解決しようとする課題)

しかしながら、このような誤り制御方式においては、送受信装置ともに複雑な誤り検出制御回路が必要であり、このため装置が大型となり価格が上昇するという問題があった。

また、誤りが検出された後の処理が、一定の方法のみしか行われていなかったため、必要に応じて処理方法を自由に選択することはできなかった。

そこでこの発明は、このような従来の事情に鑑みてなされたものであり、その目的とするところは、簡単な制御回路によって装置を小型にし、誤り検出後の処理方法の選択に柔軟性を持たせることができるデータ通信における誤り制御方式を提

供することにある。

(発明の構成)

(課題を解決するための手段)

上記目的を達成するため、この発明は、送信装置からの送信データに基づき誤り検出符号を作成する誤り検出符号作成手段と、この誤り検出符号作成手段によって作成された誤り検出符号を送信装置へ返送する返送手段とを受信装置に設けるとともに、前記送信データの元データに基づき誤り検出符号を作成する符号作成手段と、この符号作成手段によって作成された誤り検出符号と前記返送手段によって返送された誤り検出符号とを照合して等しいか否かを判定する照合判定手段と、この照合判定手段によって等しいと判定された場合、前記受信装置に対して前記送信データを取り込むよう指示する指示手段とを送信装置に設けた構成となっている。

(作用)

上記構成において、この発明は、受信装置において、送信装置からの送信データに基づく誤り

検出符号を作成し、作成した誤り検出符号を送信装置へ返送する。そして、送信装置において、返送された誤り検出符号と送信データの元データより作成した誤り検出符号とを照合し、等しいか否かを判定する。さらに、等しいと判定された場合、送信装置より受信装置に対して送信データを取り込むよう指示している。

(実施例)

以下、図面を用いてこの発明の実施例を説明する。

第1図はこの発明の一実施例を説明するための送受信装置の構成を示すブロック図である。

同図において送信装置1は、文字データや画像データなどの並列データを受信装置3へ送信するものであり、CPU(セントラルプロセッシングユニット)5、ドライバー7、パリティチェック回路9より構成されている。

また、受信装置3は、レシーバー11、パリティジェネレータ13、ラッチ回路15より構成されている。

CPU5は、送信装置1全体の制御を行うものであり、例えば、送信する並列データをドライバー7へ渡し、このデータを出力するようドライバー7に指示している。また、CPU5は、ドライバー7へ渡した並列データと同じデータをパリティチェック回路9へも渡している。さらに、CPU5は、パリティチェック回路9より与えられる判定結果を受け、この結果に応じてデータストローブ信号17を出力したり、あるいは並列データの再送や送信の中止などの処理を行っている。

ドライバー7は、CPU5より与えられた並列データを受信装置3へ出力するものである。

パリティチェック回路9は、CPU5より与えられた並列データに基づいて誤り検出符号を作成し、この誤り検出符号と受信装置3より返送される誤り検出符号とを照合して等しいか否かを判定するものである。そして、パリティチェック回路9は、この判定結果をCPU5へ与えている。

レシーバー11は、ドライバー7より出力された並列データを受信し、ラッチ回路15へ出力す

るものである。また同時に、レシーバー11は、このデータをパリティジェネレータ13へ渡している。

パリティジェネレータ13は、レシーバー11より渡された並列データに基づいて誤り検出符号を作成するものである。さらに、パリティジェネレータ13は、作成した誤り検出符号をパリティチェック回路9へ返送している。

ラッチ回路15は、レシーバー11より出力された並列データをラッチするものである。そして、ラッチ回路15は、CPU5よりデータストローブ信号17が出力されるとラッチした並列データを受信装置3内のデータ処理系へ出力している。

このように、この発明の一実施例は構成されており、次に、この発明の作用を説明する。

送信装置1から受信装置3へ並列データを送信するには、まず、CPU5よりドライバー7へ並列データが渡される。このとき同時にこの並列データは、CPU5よりパリティチェック回路9へも渡される。

符号は、パリティチェック回路9によって作成された誤り検出符号と照合され、同じ符号であるか否かが判定される。そして、判定結果がパリティチェック回路9よりCPU5へ与えられる。

この時、判定結果が同じ符号であることを示すものであれば、CPU5によって受信装置3が受信した並列データには誤りがないと判断される。これにより、CPU5からはデータストローブ信号17がラッチ回路15へ出力される。すると、ラッチ回路15によってラッチされていた並列データは、ラッチ回路15より受信装置3内のデータ処理系へ出力される。

しかしながら、判定結果が同じ符号ではないことを示すものであれば、受信装置3が受信した並列データに誤りがあると検出される。この結果、CPU5からはデータストローブ信号17が出力されない。このため、ラッチ回路15からも並列データは出力されないことになる。

このように、並列データに誤りが検出された場合には、その後の処理方法として同じ並列データ

ドライバー7に渡された並列データは、ドライバー7によって受信装置3内のレシーバー11へ出力される。

また、並列データを与えられたパリティチェック回路9では、このデータに基づいて誤り検出符号が作成される。

一方、ドライバー7より出力された並列データは、レシーバー11によって受信され、ラッチ回路15へ出力される。また、これと同時に、この並列データはレシーバー11よりパリティジェネレータ13へ渡される。

レシーバー11よりラッチ回路15へ出力された並列データは、ラッチ回路15によってラッチされる。

また、並列データを渡されたパリティジェネレータ13では、この並列データに基づいて誤り検出符号が作成される。さらに、作成された誤り検出符号は、パリティジェネレータ13よりパリティチェック回路9へ返送される。

パリティチェック回路9へ返送された誤り検出

の受信装置3への再送、あるいは送信の中止などいくつかある処理方法のうち、必要に応じた自由な選択がCPU5によって行われる。

以上のように、受信装置3においては、誤り検出符号を作成して返送する簡単な回路のみによって構成されている。また、誤りが検出された場合には、送信装置1内のCPU5によってその後の処理方法の選択を柔軟に行うことができる。

[発明の効果]

以上説明してきたように、この発明による誤り制御方式によれば、簡単な制御回路によって誤り制御を行えるので装置を小型化にすることができ、価格の上昇を防ぐことができる。

さらに、誤り検出後の処理方法の選択を送信装置側で自由に行うことが可能となる。

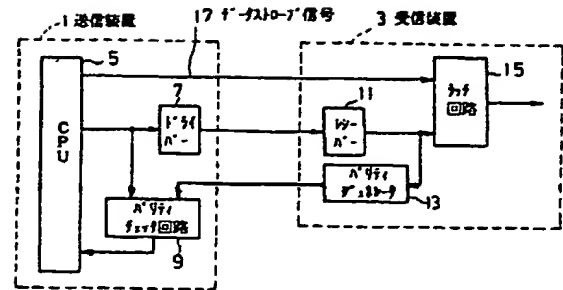
4. 図面の簡単な説明

第1図はこの発明の一実施例を説明するための送受信装置の構成を示すブロック図である。

- 1…送信装置
- 3…受信装置

- 5 ... CPU (セントラルプロセッシングユニット)
- 7 ... ドライバー
- 9 ... パリティチェック回路
- 11 ... レシーバー
- 13 ... パリティジェネレータ
- 15 ... ラッチ回路
- 17 ... データストロブ信号

代理人弁理士 三好 秀和



第 1 図